



(12)发明专利申请

(10)申请公布号 CN 109830208 A

(43)申请公布日 2019. 05. 31

(21)申请号 201910243764.6

(22)申请日 2019.03.28

(71)申请人 厦门天马微电子有限公司

地址 361101 福建省厦门市翔安区翔安西路6999号

(72)发明人 袁永 张宇恒 黄婉铭 李杰良

(74)专利代理机构 北京晟睿智杰知识产权代理
事务所(特殊普通合伙)
11603

代理人 于淼

(51)Int.Cl.

G09G 3/32(2016.01)

G09G 3/3233(2016.01)

G09G 3/3266(2016.01)

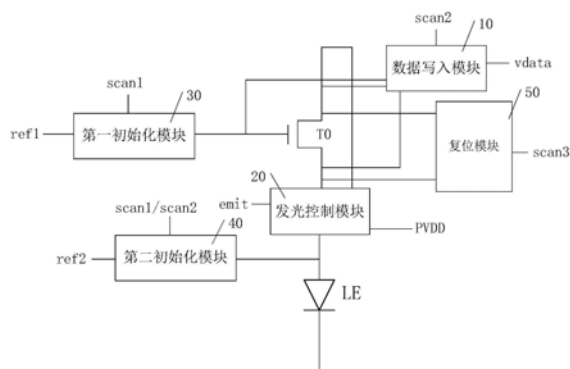
权利要求书3页 说明书9页 附图7页

(54)发明名称

像素电路及其驱动方法、显示面板和显示装置

(57)摘要

本发明公开了一种像素电路及其驱动方法、显示面板和显示装置,属于显示技术领域,包括:数据写入模块;驱动晶体管,在驱动晶体管生成驱动电流时,驱动晶体管的第一极的电压大于驱动晶体管的第二极的电压;发光控制模块,通过驱动晶体管向发光元件提供驱动电流;第一初始化模块,向驱动晶体管栅极提供第一初始化电压;第二初始化模块,向发光元件的第一极提供第二初始化电压;发光元件;复位模块,用于响应当前复位信号,使驱动晶体管的第二极的电压大于或者等于驱动晶体管的第一极的电压,当前复位信号的使能信号出现于当前发光信号的使能信号之后。相对于现有技术,可以改善驱动晶体管的特性漂移、发热等问题。



1. 一种像素电路,其特征在于,包括:

数据写入模块,用于响应当前扫描线信号而将数据信号电压传送至驱动晶体管;

驱动晶体管,用于根据通过所述数据写入模块传送的所述数据信号电压,生成驱动电流,在所述驱动晶体管生成驱动电流时,所述驱动晶体管的第一极的电压大于所述驱动晶体管的第二极的电压;

发光控制模块,串联耦合在第一电源电压信号线与发光元件的第一极之间,并且用于响应当前发光信号,通过所述驱动晶体管向所述发光元件提供驱动电流;

第一初始化模块,与所述驱动晶体管的栅极电连接,用于响应前一级扫描信号,向所述驱动晶体管栅极提供第一初始化电压;

第二初始化模块,与所述发光元件的第一极电连接,用于响应所述前一级扫描信号或者所述当前扫描线信号,向所述发光元件的第一极提供第二初始化电压;

发光元件,用于发出相应于通过所述驱动晶体管生成的驱动电流的光;

复位模块,用于响应当前复位信号,使所述驱动晶体管的第二极的电压大于或者等于所述驱动晶体管的第一极的电压,所述当前复位信号的使能信号出现于所述当前发光信号的使能信号之后。

2. 根据权利要求1所述的像素电路,其特征在于,

所述复位模块,用于响应所述当前复位信号,使所述驱动晶体管的第二极和第一极电连接。

3. 根据权利要求2所述的像素电路,其特征在于,

所述复位模块包括:第一晶体管和第二晶体管;

当所述驱动晶体管为P型晶体管时,所述第一晶体管的栅极和第三控制信号端电连接、第一极和所述驱动晶体管的栅极电连接、第二极和所述驱动晶体管的第一极电连接,所述第二晶体管的栅极和第三控制信号端电连接、第一极和所述驱动晶体管的第一极电连接、第二极和所述驱动晶体管的第二极电连接;

当所述驱动晶体管为N型晶体管时,所述第一晶体管的栅极和第三控制信号端电连接、第一极和所述驱动晶体管的栅极电连接、第二极和所述驱动晶体管的第二极电连接,所述第二晶体管的栅极和第三控制信号端电连接、第一极和所述驱动晶体管的第一极电连接、第二极和所述驱动晶体管的第二极电连接;

通过所述第三控制信号端分别向所述第一晶体管的栅极和所述第二晶体管的栅极传输所述当前复位信号。

4. 根据权利要求1所述的像素电路,其特征在于,

所述复位模块用于响应所述当前复位信号,使所述驱动晶体管的第二极的电压大于所述驱动晶体管的第一极的电压。

5. 根据权利要求4所述的像素电路,其特征在于,

所述复位模块包括:第三晶体管和第四晶体管;

所述第三晶体管的栅极和第三控制信号端电连接、第一极和复位电压端电连接、第二极和所述驱动晶体管的栅极电连接;

当所述驱动晶体管为P型晶体管时,所述第四晶体管的栅极和所述第三控制信号端电连接、第一极和所述复位电压端电连接、第二极和所述驱动晶体管的第二极电连接,其中,

所述复位电压端的复位电压大于所述驱动晶体管的第一极电压；

当所述驱动晶体管为N型晶体管时，所述第四晶体管的栅极和所述第三控制信号端电连接、第一极和所述复位电压端电连接、第二极和所述驱动晶体管的第一极电连接，其中，所述复位电压端的复位电压小于所述驱动晶体管的第二极电压；

通过所述第三控制信号端分别向所述第三晶体管的栅极和所述第四晶体管的栅极传输所述当前复位信号。

6. 根据权利要求5所述的像素电路，其特征在于，

所述驱动晶体管的第一极用于接收所述第一电源电压信号线传输的第一电源电压；

当所述驱动晶体管为P型晶体管时，所述复位电压大于所述第一电源电压；

当所述驱动晶体管为N型晶体管时，所述复位电压端的复位电压等于所述发光元件的第二极电压。

7. 根据权利要求1所述的像素电路，其特征在于，

所述第一初始化模块包括：第五晶体管；

所述第五晶体管的栅极和第一控制信号端电连接、第一极和第一初始化电压端电连接、第二极和所述驱动晶体管的栅极电连接；

通过所述第一控制信号端向所述第五晶体管的栅极传输所述前一级扫描信号。

8. 根据权利要求1所述的像素电路，其特征在于，

所述第二初始化模块包括：第六晶体管；

所述第六晶体管的栅极和第一控制信号端电连接或者和第二控制信号端电连接、第一极和第二初始化电压端电连接、第二极和所述发光元件的第一极电连接；

通过与所述第六晶体管的栅极连接的所述第一控制信号端向所述第六晶体管的栅极传输所述前一级扫描信号，或者，通过与所述第六晶体管的栅极连接的所述第二控制信号端向所述第六晶体管的栅极传输所述前一级扫描信号所述第二控制信号端向所述第六晶体管的栅极传输所述当前扫描线信号。

9. 根据权利要求1所述的像素电路，其特征在于，

所述数据写入模块包括：第七晶体管和第八晶体管；

当所述驱动晶体管为P型晶体管时，所述第七晶体管的栅极和第二控制信号端电连接、第一极和所述驱动晶体管的栅极电连接、第二极和所述驱动晶体管的第二极电连接，所述第八晶体管的栅极和所述第二控制信号端电连接、第一极和数据信号线电连接、第二极和所述驱动晶体管的第一极电连接；

当所述驱动晶体管为N型晶体管时，所述第七晶体管的栅极和第二控制信号端电连接、第一极和所述驱动晶体管的栅极电连接、第二极和所述驱动晶体管的第一极电连接，所述第八晶体管的栅极和所述第二控制信号端电连接、第一极和数据信号线电连接、第二极和所述驱动晶体管的第二极电连接；

通过所述第二控制信号端分别向所述第七晶体管的栅极和所述第八晶体管的栅极传输所述当前扫描线信号。

10. 根据权利要求1所述的像素电路，其特征在于，

所述发光控制模块包括：第九晶体管和第十晶体管；

所述第九晶体管的栅极和发光控制信号端电连接、第一极和所述第一电源电压信号线

电连接、第二极和所述驱动晶体管的第一极电连接；

所述第十晶体管的栅极和所述发光控制信号端电连接、第一极和所述驱动晶体管的第二极电连接、第二极和所述发光元件的第一极电连接；

通过所述发光控制信号端分别向所述第九晶体管的栅极和所述第十晶体管的栅极传输所述当前发光信号。

11. 根据权利要求1所述的像素电路，其特征在于，

还包括：电容元件；

当所述驱动晶体管为P型晶体管时，所述电容元件的第一极板和所述第一电源电压信号线电连接、第二极板和所述驱动晶体管的栅极电连接；

当所述驱动晶体管为N型晶体管时，所述电容元件的第一极板和所述驱动晶体管的第二极电连接、第二极板和所述驱动晶体管的栅极电连接。

12. 根据权利要求1所述的像素电路，其特征在于，

所述发光元件为微型发光二极管或者次毫米发光二极管，所述发光元件的第二极和第二电源电压信号线电连接。

13. 根据权利要求1所述的像素电路，其特征在于，

当所述驱动晶体管为N型晶体管时，所述驱动晶体管的第一极为所述驱动晶体管的漏极，所述驱动晶体管的第二极为所述驱动晶体管的源极；

当所述驱动晶体管为P型晶体管时，所述驱动晶体管的第一极为所述驱动晶体管的源极，所述驱动晶体管的第二极为所述驱动晶体管的漏极。

14. 一种显示面板，其特征在于，包括根据权利要求1-13任一项所述的像素电路。

15. 一种显示装置，其特征在于，包括根据权利要求14所述的显示面板。

16. 一种用于驱动权利要求1-13任一项所述的像素电路的驱动方法，其特征在于，

在初始化阶段，前一级扫描信号为使能信号，当前扫描线信号为非使能信号，当前发光信号为非使能信号，当前复位信号为非使能信号，所述第一初始化模块导通，将第一初始化电压写入所述驱动晶体管的栅极；

在数据写入阶段，前一级扫描信号为非使能信号，当前扫描线信号为使能信号，当前发光信号为非使能信号，当前复位信号为非使能信号，所述数据写入模块导通，所述数据写入模块将数据信号电压传送至所述驱动晶体管；

在发光阶段，前一级扫描信号为非使能信号，当前扫描线信号为非使能信号，当前发光信号为使能信号，当前复位信号为非使能信号，所述发光控制模块导通，通过所述驱动晶体管向所述发光元件提供驱动电流，驱动电流驱动所述发光元件发光；

在复位阶段，前一级扫描信号为非使能信号，当前扫描线信号为非使能信号，当前发光信号为非使能信号，当前复位信号为使能信号，所述复位模块导通，使所述驱动晶体管的第二极电压大于或者等于第一极电压；

其中，所述第二初始化模块，在所述初始化阶段，响应所述前一级扫描信号为使能信号而导通，或者，在所述数据写入阶段，响应所述当前扫描线信号为使能信号而导通，所述第二初始化模块将第二初始化电压写入所述发光元件的第一极。

像素电路及其驱动方法、显示面板和显示装置

技术领域

[0001] 本发明涉及显示技术领域,更具体地,涉及一种像素电路及其驱动方法、显示面板和显示装置。

背景技术

[0002] 近年来,显示技术迅速发展,显示面板的类型也越来越丰富,先后出现了液晶显示面板、有机发光显示面板、电子纸显示面板、微型二极管显示面板、次毫米发光二极管显示面板等各种类型的显示面板。

[0003] 现有技术提供的微型二极管显示面板或者次毫米发光二极管显示面板中包括像素阵列,像素阵列包括多个像素,其中,像素中使用微型二极管或者次毫米发光二极管作为发光元件,显示面板中还设置有像素电路,用于驱动发光元件发光。

[0004] 现有技术提供的微型二极管显示面板或者次毫米发光二极管显示面板中,像素电路的驱动电流需要达到几十mA量级,驱动电流较大,这样会导致像素电路中的驱动晶体管温度上升,并且,驱动晶体管中大量的电子长时间定向移动并堆积,影响驱动晶体管的稳定性,容易导致驱动晶体管的特性发生漂移,并且不同驱动晶体管的特性偏移程度不一样,会出现显示mura和残影等问题,降低了显示品质。

[0005] 因此,如何提升像素电路中驱动晶体管的稳定性,是本领域技术人员亟待解决的技术问题。

发明内容

[0006] 有鉴于此,本发明提供了一种像素电路及其驱动方法、显示面板和显示装置,以解决现有技术提出的问题。

[0007] 一方面,本发明提供了一种像素电路,包括:数据写入模块,用于响应当前扫描线信号而将数据信号电压传送至驱动晶体管;驱动晶体管,用于根据通过数据写入模块传送的数据信号电压,生成驱动电流,在驱动晶体管生成驱动电流时,驱动晶体管的第一极的电压大于驱动晶体管的第二极的电压;发光控制模块,串联耦合在第一电源电压信号线与发光元件的第一极之间,并且用于响应当前发光信号,通过驱动晶体管向发光元件提供驱动电流;第一初始化模块,与驱动晶体管的栅极电连接,用于响应前一级扫描信号,向驱动晶体管栅极提供第一初始化电压;第二初始化模块,与发光元件的第一极电连接,用于响应前一级扫描信号或者所述当前扫描线信号,向发光元件的第一极提供第二初始化电压;发光元件,用于发出相应于通过驱动晶体管生成的驱动电流的光;复位模块,用于响应当前复位信号,使驱动晶体管的第二极的电压大于或者等于驱动晶体管的第一极的电压,当前复位信号的使能信号出现于当前发光信号的使能信号之后。

[0008] 另一方面,本发明提供了一种像素电路的驱动方法,在初始化阶段,前一级扫描信号为使能信号,当前扫描线信号为非使能信号,当前发光信号为非使能信号,当前复位信号为非使能信号,第一初始化模块导通,将第一初始化电压写入驱动晶体管的栅极;

[0009] 在数据写入阶段,前一级扫描信号为非使能信号,当前扫描线信号为使能信号,当前发光信号为非使能信号,当前复位信号为非使能信号,数据写入模块导通,数据写入模块将数据信号电压传送至驱动晶体管;

[0010] 在发光阶段,前一级扫描信号为非使能信号,当前扫描线信号为非使能信号,当前发光信号为使能信号,当前复位信号为非使能信号,发光控制模块导通,通过驱动晶体管向发光元件提供驱动电流,驱动电流驱动发光元件发光;

[0011] 在复位阶段,前一级扫描信号为非使能信号,当前扫描线信号为非使能信号,当前发光信号为非使能信号,当前复位信号为使能信号,复位模块导通,使驱动晶体管的第二极电压大于或者等于第一极电压;

[0012] 其中,第二初始化模块,在初始化阶段,响应前一级扫描信号的使能信号而导通,或者,在数据写入阶段,响应当前扫描线信号的使能信号而导通,第二初始化模块将第二初始化电压写入发光元件的第一极。

[0013] 再一方面,本发明提供了一种显示面板,包括本发明提供的像素电路。

[0014] 又一方面,本发明提供了一种显示装置,包括本发明提供的显示面板。

[0015] 与现有技术相比,本发明提供的像素电路及其驱动方法、显示面板和显示装置,至少实现了如下的有益效果:

[0016] 为了防止驱动晶体管中电子长时间定向移动而堆积,使驱动晶体管的特性发生漂移,像素电路中设置了复位模块,并且当前复位信号的使能信号出现于当前发光信号的使能信号之后,换言之,在发光信号的使能信号控制发光元件发光后,复位信号的使能信号控制复位模块工作。复位模块响应当前复位信号的使能信号,可以使驱动晶体管的第二极的电压大于或者等于驱动晶体管的第一极的电压。

[0017] 当驱动晶体管的第二极的电压大于驱动晶体管的第一极的电压时,驱动晶体管中电子由第一极向第二极移动,和驱动晶体管生成驱动电流时的电子的移动方向是相反的,因此可以使得驱动晶体管的特性反向漂移,从而达到修复驱动晶体管的特性漂移的技术效果。

[0018] 当驱动晶体管的第二极的电压等于驱动晶体管的第一极的电压时,可以使驱动晶体管的第一极和第二极之间没有电压差,因此没有电流通过,在复位模块工作的时间内,使驱动晶体管不再处于偏压状态,从而改善驱动晶体管的特性漂移、发热等问题。

[0019] 当然,实施本发明的任一产品不必特定需要同时达到以上所述的所有技术效果。

[0020] 通过以下参照附图对本发明的示例性实施例的详细描述,本发明的其它特征及其优点将会变得清楚。

附图说明

[0021] 被结合在说明书中并构成说明书的一部分的附图示出了本发明的实施例,并且连同其说明一起用于解释本发明的原理。

[0022] 图1是本发明实施例提供的一种像素电路的结构示意图;

[0023] 图2是本发明实施例提供的另一种像素电路的结构示意图;

[0024] 图3是本发明实施例提供的又一种像素电路的结构示意图;

[0025] 图4是本发明实施例提供的又一种像素电路的结构示意图;

- [0026] 图5是本发明实施例提供的又一种像素电路的结构示意图；
[0027] 图6是本发明实施例提供的一种像素电路的驱动方法的时序图；
[0028] 图7是本发明实施例提供的一种显示面板的平面结构示意图；
[0029] 图8是本发明实施例提供的一种显示装置的平面结构示意图。

具体实施方式

[0030] 现在将参照附图来详细描述本发明的各种示例性实施例。应注意到：除非另外具体说明，否则在这些实施例中阐述的部件和步骤的相对布置、数字表达式和数值不限制本发明的范围。

[0031] 以下对至少一个示例性实施例的描述实际上仅仅是说明性的，决不作为对本发明及其应用或使用的任何限制。

[0032] 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论，但在适当情况下，所述技术、方法和设备应当被视为说明书的一部分。

[0033] 在这里示出和讨论的所有例子中，任何具体值应被解释为仅仅是示例性的，而不是作为限制。因此，示例性实施例的其它例子可以具有不同的值。

[0034] 应注意到：相似的标号和字母在下面的附图中表示类似项，因此，一旦某一项在一个附图中被定义，则在随后的附图中不需要对其进行进一步讨论。

[0035] 请参考图1，图1是本发明实施例提供的一种像素电路的结构示意图；

[0036] 本实施例提供了一种像素电路，包括：

[0037] 数据写入模块10，用于响应当前扫描线信号scan2而将数据信号电压vdata传送至驱动晶体管T0；

[0038] 驱动晶体管T0，用于根据通过数据写入模块10传送的数据信号电压vdata，生成驱动电流，在驱动晶体管T0生成驱动电流时，驱动晶体管T0的第一极的电压大于驱动晶体管T0的第二极的电压；

[0039] 发光控制模块20，串联耦合在第一电源电压信号线PVDD与发光元件LE的第一极之间，并且用于响应当前发光信号emit，通过驱动晶体管T0向发光元件LE提供驱动电流；

[0040] 第一初始化模块30，与驱动晶体管T0的栅极电连接，用于响应前一级扫描信号scan1，向驱动晶体管T0栅极提供第一初始化电压ref1；

[0041] 第二初始化模块40，与发光元件LE的第一极电连接，用于响应前一级扫描信号scan1或者当前扫描线信号scan2，向发光元件LE的第一极提供第二初始化电压ref2；

[0042] 发光元件LE，用于发出相应于通过驱动晶体管T0生成的驱动电流的光；

[0043] 复位模块50，用于响应当前复位信号scan3，使驱动晶体管T0的第二极的电压大于或者等于驱动晶体管T0的第一极的电压，当前复位信号scan3的使能信号出现于当前发光信号emit的使能信号之后。

[0044] 本实施例提供的像素电路设置了第一初始化模块30和第二初始化模块40，第一初始化模块30用于给驱动晶体管T0栅极进行初始化，第二初始化模块40用于给发光元件LE的第一极进行初始化。

[0045] 驱动晶体管T0用于生成驱动电流以驱动发光元件LE发光。在驱动晶体管T0生成驱动电流时，驱动晶体管T0的第一极的电压大于驱动晶体管T0的第二极的电压，此时，驱动晶

体管T0中,电子由第二极向第一极移动。

[0046] 为了防止驱动晶体管T0电子长时间定向移动而堆积,使驱动晶体管T0的特性发生漂移,本实施例中还设置了复位模块50,并且当前复位信号scan3的使能信号出现于当前发光信号emit的使能信号之后,换言之,在发光信号emit的使能信号控制发光元件LE发光后,复位信号scan3的使能信号控制复位模块50工作。复位模块50响应当前复位信号scan3的使能信号,可以使驱动晶体管T0的第二极的电压大于或者等于驱动晶体管T0的第一极的电压。

[0047] 具体而言,当驱动晶体管T0的第二极的电压大于驱动晶体管T0的第一极的电压时,驱动晶体管T0中电子由第一极向第二极移动,和驱动晶体管T0生成驱动电流时的电子的移动方向是相反的,因此可以使得驱动晶体管T0的特性反向漂移,从而达到修复驱动晶体管T0的特性漂移的技术效果。

[0048] 当驱动晶体管T0的第二极的电压等于驱动晶体管T0的第一极的电压时,可以使驱动晶体管T0的第一极和第二极之间没有电压差,因此没有电流通过,在复位模块50工作的时间内,使驱动晶体管T0不再处于偏压状态,从而改善驱动晶体管T0的特性漂移、发热等问题。

[0049] 需要说明的是,驱动晶体管T0可以为N型晶体管或者P型晶体管,本实施例对此不作具体限制。

[0050] 在具体实施中,可以根据晶体管的类型以及其栅极的信号,将晶体管的第一极作为其源极,第二极作为其漏极;或者,反之,将晶体管的第一极作为其漏极,第二极作为其源极,具体在此不做具体区分。

[0051] 本发明实施例提供的像素电路中,复位模块的具体结构可以有多种,下面,本发明在此示例性的对于复位模块的具体结构进行说明。

[0052] 可选的,请继续参考图1,本实施例中,复位模块50,用于响应当前复位信号scan3,使驱动晶体管T0的第二极和第一极电连接,以实现驱动晶体管T0的第二极的电压等于驱动晶体管T0的第一极的电压。

[0053] 可选的,复位模块50的一种具体结构请结合参考图1、图2和图3,图2是本发明实施例提供的另一种像素电路的结构示意图;图3是本发明实施例提供的又一种像素电路的结构示意图;

[0054] 本实施例中,复位模块50包括:第一晶体管T1和第二晶体管T2;

[0055] 请参考图2,当驱动晶体管T0为P型晶体管时,第一晶体管T1的栅极和第三控制信号端SCAN3电连接、第一极和驱动晶体管T0的栅极电连接、第二极和驱动晶体管T0的第一极电连接,第二晶体管T2的栅极和第三控制信号端SCAN3电连接、第一极和驱动晶体管T0的第一极电连接、第二极和驱动晶体管T0的第二极电连接;

[0056] 请参考图3,当驱动晶体管T0为N型晶体管时,第一晶体管T1的栅极和第三控制信号端SCAN3电连接、第一极和驱动晶体管T0的栅极电连接、第二极和驱动晶体管T0的第二极电连接,第二晶体管T2的栅极和第三控制信号端SCAN3电连接、第一极和驱动晶体管T0的第一极电连接、第二极和驱动晶体管T0的第二极电连接;

[0057] 通过第三控制信号端SCAN3分别向第一晶体管T1的栅极和第二晶体管T2的栅极传输当前复位信号scan3。

[0058] 本实施例提供的像素电路中,复位模块50中设置了第一晶体管T1和第二晶体管T2,通过第一晶体管T1和第二晶体管T2将驱动晶体管T0的第二极和第一极电连接,从而实现驱动晶体管T0的第二极的电压等于驱动晶体管T0的第一极的电压。在复位模块50工作的时间内,使驱动晶体管T0不再处于偏压状态,从而改善驱动晶体管T0的特性漂移、发热等问题。

[0059] 可选的,请继续参考图1,本实施例中,复位模块50用于响应当前复位信号scan3,使驱动晶体管T0的第二极的电压大于驱动晶体管T0的第一极的电压。

[0060] 具体的,请结合参考图1、图4和图5,图4是本发明实施例提供的又一种像素电路的结构示意图;图5是本发明实施例提供的又一种像素电路的结构示意图;

[0061] 复位模块50包括:第三晶体管T3和第四晶体管T4;

[0062] 第三晶体管T3的栅极和第三控制信号端SCAN3电连接、第一极和复位电压端VREF电连接、第二极和驱动晶体管T0的栅极电连接;

[0063] 当驱动晶体管T0为P型晶体管时,第四晶体管T4的栅极和第三控制信号端SCAN3电连接、第一极和复位电压端VREF电连接、第二极和驱动晶体管T0的第二极电连接;复位电压端VREF的复位电压vref大于驱动晶体管T0的第一极电压;

[0064] 当驱动晶体管T0为N型晶体管时,第四晶体管T4的栅极和第三控制信号端SCAN3电连接、第一极和复位电压端VREF电连接、第二极和驱动晶体管T0的第一极电连接;其中,复位电压端VREF的复位电压vref小于驱动晶体管T0的第二极电压。

[0065] 通过第三控制信号端SCAN3分别向第三晶体管T3的栅极和第四晶体管T4的栅极传输当前复位信号scan3。本实施例中,复位模块50包括第三晶体管T3和第四晶体管T4,在复位模块50工作阶段,第三晶体管T3用于向驱动晶体管T0的栅极提供复位电压vref。当驱动晶体管T0为P型晶体管时,第四晶体管T4用于向驱动晶体管T0的第二极提供复位电压vref。当驱动晶体管T0为N型晶体管时,第四晶体管T4用于向驱动晶体管T0的第一极提供复位电压vref。

[0066] 在一些可选的实施例中,请继续参考图1、图4和图5,驱动晶体管T0的第一极用于接收第一电源电压信号线PVDD传输的第一电源电压pvdd;

[0067] 当驱动晶体管T0为P型晶体管时,复位电压vref大于第一电源电压pvdd,从而使驱动晶体管T0的第二极的电压大于驱动晶体管T0的第一极的电压。

[0068] 当驱动晶体管T0为N型晶体管时,复位电压端VREF的复位电压等于发光元件LE的第二极电压pvee,从而使驱动晶体管T0的第二极的电压大于驱动晶体管T0的第一极的电压。其中,发光元件LE的第二极电压pvee可以由第二电源电压信号线PVEE提供。

[0069] 需要说明的是,上述实施例中,仅对于复位模块的具体结构进行示例性的说明。可以理解的是,复位模块的具体实现方式还可以有多种,只要复位模块满足:用于响应当前复位信号scan3,使驱动晶体管T0的第二极的电压大于或者等于驱动晶体管T0的第一极的电压,当前复位信号scan3的使能信号出现于当前发光信号emit的使能信号之后,即为在本发明的保护范围之内。

[0070] 下面,本发明在此示例性的对于像素电路中其他模块的具体结构进行示例性的说明。

[0071] 可选的,请结合参考图1、以及图2-图5,第一初始化模块30包括:第五晶体管T5;

[0072] 第五晶体管T5的栅极和第一控制信号端SCAN1电连接、第一极和第一初始化电压端REF1电连接、第二极和驱动晶体管T0的栅极电连接；

[0073] 通过第一控制信号端SCAN1向第五晶体管T5的栅极传输前一级扫描信号scan1。

[0074] 本实施例中，第一初始化电压端REF1用于提供第一初始化电压ref1，对驱动晶体管T0的栅极进行初始化。

[0075] 可选的，请结合参考图1、以及图2-图5，第二初始化模块40包括：第六晶体管T6；

[0076] 第六晶体管T6的栅极和第一控制信号端SCAN1电连接（参考图3或图5）或者和第二控制信号端SCAN2电连接（参考图2或图4）、第一极和第二初始化电压端REF2电连接、第二极和发光元件LE的第一极电连接；

[0077] 通过与第六晶体管T6的栅极连接的第一控制信号端SCAN1向第六晶体管T6的栅极传输前一级扫描信号scan1，或者，通过与第六晶体管T6的栅极连接的第二控制信号端SCAN2向第六晶体管T6的栅极传输当前扫描线信号scan2。

[0078] 本实施例中，第二初始化电压端REF2用于提供第二初始化电压ref2，对发光元件LE的第一极进行初始化。

[0079] 当驱动晶体管T0为P型晶体管时，第一初始化电压端REF1和第二初始化电压端REF2的信号可以相同，即为第一初始化电压ref1和第二初始化电压ref2的信号是相同的。

[0080] 可选的，请结合参考图1、以及图2-图5，数据写入模块10包括：第七晶体管T7和第八晶体管T8；

[0081] 当驱动晶体管T0为P型晶体管时，第七晶体管T7的栅极和第二控制信号端SCAN2电连接、第一极和驱动晶体管T0的栅极电连接、第二极和驱动晶体管T0的第二极电连接，第八晶体管T8的栅极和第二控制信号端SCAN2电连接、第一极和数据信号线VDATA电连接、第二极和驱动晶体管T0的第一极电连接；

[0082] 当驱动晶体管T0为N型晶体管时，第七晶体管T7的栅极和第二控制信号端SCAN2电连接、第一极和驱动晶体管T0的栅极电连接、第二极和驱动晶体管T0的第一极电连接，第八晶体管T8的栅极和第二控制信号端SCAN2电连接、第一极和数据信号线VDATA电连接、第二极和驱动晶体管T0的第二极电连接；

[0083] 通过第二控制信号端SCAN2分别向第七晶体管T7的栅极和第八晶体管T8的栅极传输当前扫描线信号scan2。

[0084] 本实施例中，数据写入模块10包括第七晶体管T7和第八晶体管T8。

[0085] 当驱动晶体管T0为P型晶体管时，第七晶体管T7用于将数据信号线VDATA的数据信号电压vdata传输至驱动晶体管T0的第一极。

[0086] 当驱动晶体管T0为N型晶体管时，第七晶体管T7用于将数据信号线VDATA的数据信号电压vdata传输至驱动晶体管T0的第二极。

[0087] 可选的，请结合参考图1、以及图2-图5，发光控制模块20包括：第九晶体管T9和第十晶体管T10；

[0088] 第九晶体管T9的栅极和发光控制信号端EMIT电连接、第一极和第一电源电压信号线PVDD电连接、第二极和驱动晶体管T0的第一极电连接；

[0089] 第十晶体管T10的栅极和发光控制信号端EMIT电连接、第一极和驱动晶体管T0的第二极电连接、第二极和发光元件LE的第一极电连接；

[0090] 通过发光控制信号端EMIT分别向第九晶体管T9的栅极和第十晶体管T10的栅极传输当前发光信号emit。

[0091] 可选的,请结合参考图1、以及图2-图5,本实施例提供的像素电路还包括:电容元件C;

[0092] 当驱动晶体管T0为P型晶体管时,电容元件C的第一极板和第一电源电压信号线PVDD电连接、第二极板和驱动晶体管T0的栅极电连接;

[0093] 当驱动晶体管T0为N型晶体管时,电容元件C的第一极板和驱动晶体管T0的第二极电连接、第二极板和驱动晶体管T0的栅极电连接。

[0094] 本实施例中,电容元件C具有保持作用,可以维持驱动晶体管T0的栅极电压。

[0095] 可选的,本发明上述任一实施例提供的像素电路中,发光元件LE为微型发光二极管或者次毫米发光二极管,发光元件LE的第二极和第二电源电压信号线PVEE电连接。

[0096] 微型发光二极管又名Micro LED,是晶粒尺寸约在1-100微米之间的LED,能够实现0.05毫米或更小尺寸像素颗粒的显示面板,Micro LED的耗电量很低,并具有较佳的材料稳定性而且无影像残留。

[0097] 次毫米发光二极管又名Mini LED,意指晶粒尺寸约在100微米至1000微米之间的LED。Mini LED的良率高,具有异形切割特性,拥有更好的演色性,应用到显示面板中时能为显示面板提供更精细的HDR (High Dynamic Range,高动态范围图像)分区。

[0098] 可选的,本发明上述任一实施例提供的像素电路中,当驱动晶体管T0为N型晶体管时,驱动晶体管T0的第一极为驱动晶体管T0的漏极,驱动晶体管T0的第二极为驱动晶体管T0的源极;

[0099] 当驱动晶体管T0为P型晶体管时,驱动晶体管T0的第一极为驱动晶体管T0的源极,驱动晶体管T0的第二极为驱动晶体管T0的漏极。

[0100] 本发明实施例还提供了一种用于驱动本发明实施例提供的像素电路的驱动方法。

[0101] 请结合参考图1、图2、图4中的任意一者,以及图6,图6是本发明实施例提供的一种像素电路的驱动方法的时序图;本实施例提供的驱动方法包括:

[0102] 在初始化阶段T1,前一级扫描信号scan1为使能信号,当前扫描线信号scan2为非使能信号,当前发光信号emit为非使能信号,当前复位信号scan3为非使能信号,第一初始化模块30导通,将第一初始化电压ref1写入驱动晶体管T0的栅极;

[0103] 在数据写入阶段T2,前一级扫描信号scan1为非使能信号,当前扫描线信号scan2为使能信号,当前发光信号emit为非使能信号,当前复位信号scan3为非使能信号,数据写入模块10导通,数据写入模块10将数据信号电压vdata传送至驱动晶体管T0;

[0104] 在发光阶段T3,前一级扫描信号scan1为非使能信号,当前扫描线信号scan2为非使能信号,当前发光信号emit为使能信号,当前复位信号scan3为非使能信号,发光控制模块20导通,通过驱动晶体管T0向发光元件LE提供驱动电流,驱动电流驱动发光元件LE发光;

[0105] 在复位阶段T4,前一级扫描信号scan1为非使能信号,当前扫描线信号scan2为非使能信号,当前发光信号emit为非使能信号,当前复位信号scan3为使能信号,复位模块50导通,使驱动晶体管T0的第二极电压大于或者等于第一极电压;

[0106] 其中,第二初始化模块40,在初始化阶段,响应前一级扫描信号scan1的使能信号而导通,或者,在数据写入阶段,响应当前扫描线信号scan2的使能信号而导通,第二初始化

模块40将第二初始化电压ref2写入发光元件LE的第一极。

[0107] 本实施例提供的驱动方法中,在初始化阶段T1,对于驱动晶体管T0的栅极进行初始化。在数据写入阶段T2,将数据信号电压vdata写入像素电路。在发光阶段T3,发光元件LE响应驱动电流而发光,在驱动晶体管T0生成驱动电流时,驱动晶体管T0的第一极的电压大于驱动晶体管T0的第二极的电压,此时,驱动晶体管T0中,电子由第二极向第一极移动。在复位阶段T4,使驱动晶体管T0的第二极电压大于第一极电压,可以使得驱动晶体管T0的特性反向漂移,从而达到修复驱动晶体管T0的特性漂移的技术效果;或者,使驱动晶体管T0的第二极电压等于第一极电压,使驱动晶体管T0不再处于偏压状态,从而改善驱动晶体管T0的特性漂移、发热等问题。其中,发光元件LE的第一极可以在初始化阶段进行初始化,或者在数据写入阶段进行初始化。

[0108] 需要说明的是,一般N型晶体管在高电平信号的控制下导通,在低电平信号的控制下截止;P型晶体管在低电平信号的控制下导通,在高电平信号的控制截止。

[0109] 本实施例在此,仅以像素电路中各晶体管为P型晶体管为例,对于像素的电路的驱动方法进行说明,此时使能信号为低电平信号,非使能信号为高电平信号。

[0110] 反之,当像素电路中各晶体管为N型晶体管时,使能信号为高电平信号,非使能信号为低电平信号,本实施例对此不再附图说明。

[0111] 本发明实施例还提供了一种显示面板,包括本发明上述任一实施例提供的像素电路。

[0112] 请参考图7,图7是本发明实施例提供的一种显示面板的平面结构示意图。可选的,显示面板包括显示区AA和非显示区NA,显示区AA包括本发明上述任一实施例提供的像素电路100。可选的,图7仅以像素电路100在显示区AA中呈阵列式排布为例进行说明。可以理解的是,像素电路100在显示区AA中的排布方式可以有多种,本实施例对此不作具体限制。

[0113] 本发明实施例提供的显示面板,可以改善显示mura和残影等问题,提升显示品质。

[0114] 本发明实施例还提供了一种显示装置,包括本发明上述任一实施例提供的显示面板。

[0115] 请参考图8,图8是本发明实施例提供的一种显示装置的平面结构示意图。

[0116] 图8提供的显示装置1000包括本发明上述任一实施例提供的显示面板1001。图8实施例仅以手机为例,对显示装置1000进行说明,可以理解的是,本发明实施例提供的显示装置,可以是电脑、电视、车载显示装置等其他具有显示功能的显示装置,本发明对此不作具体限制。

[0117] 本发明实施例提供的显示装置,具有本发明实施例提供的显示面板的有益效果,具体可以参考上述各实施例对于显示面板的具体说明,本实施例在此不再赘述。

[0118] 通过上述实施例可知,本发明提供的像素电路及其驱动方法、显示面板和显示装置,至少实现了如下的有益效果:

[0119] 为了防止驱动晶体管中电子长时间定向移动而堆积,使驱动晶体管的特性发生漂移,像素电路中设置了复位模块,并且当前复位信号的使能信号出现于当前发光信号的使能信号之后,换言之,在发光信号的使能信号控制发光元件发光后,复位信号的使能信号控制复位模块工作。复位模块响应当前复位信号的使能信号,可以使驱动晶体管的第二极的电压大于或者等于驱动晶体管的第一极的电压。

[0120] 当驱动晶体管的第二极的电压大于驱动晶体管的第一极的电压时,驱动晶体管中电子由第一极向第二极移动,和驱动晶体管生成驱动电流时的电子的移动方向是相反的,因此可以使得驱动晶体管的特性反向漂移,从而达到修复驱动晶体管的特性漂移的技术效果。

[0121] 当驱动晶体管的第二极的电压等于驱动晶体管的第一极的电压时,可以使驱动晶体管的第一极和第二极之间没有电压差,因此没有电流通过,在复位模块工作的时间内,使驱动晶体管不再处于偏压状态,从而改善驱动晶体管的特性漂移、发热等问题。

[0122] 虽然已经通过例子对本发明的一些特定实施例进行了详细说明,但是本领域的技术人员应该理解,以上例子仅是为了进行说明,而不是为了限制本发明的范围。本领域的技术人员应该理解,可在不脱离本发明的范围和精神的情况下,对以上实施例进行修改。本发明的范围由所附权利要求来限定。

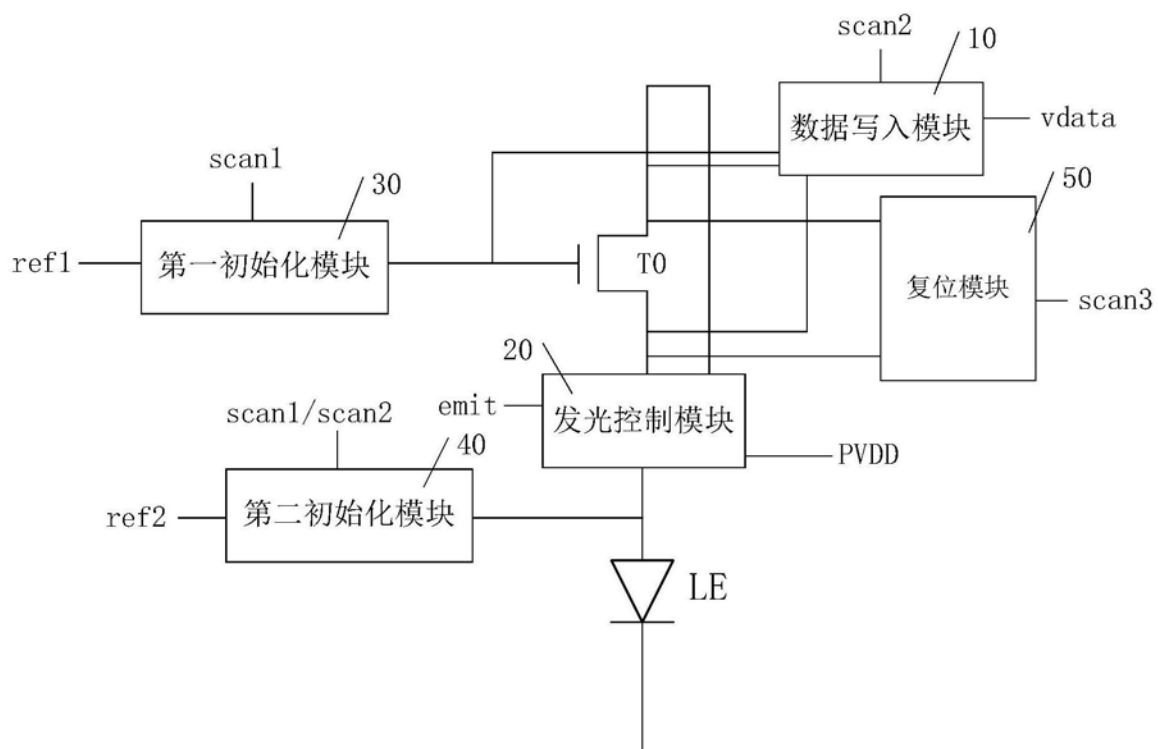


图1

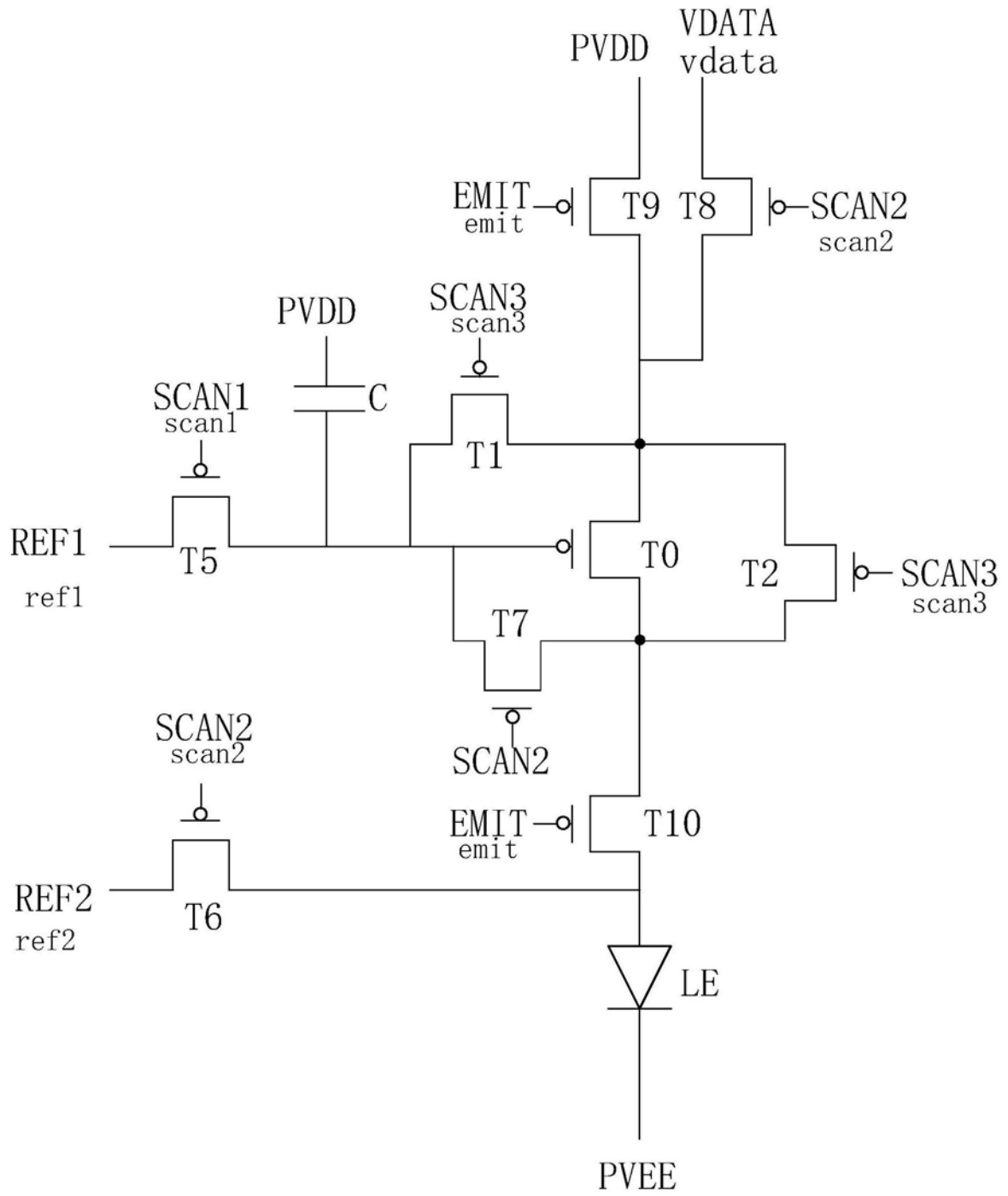


图2

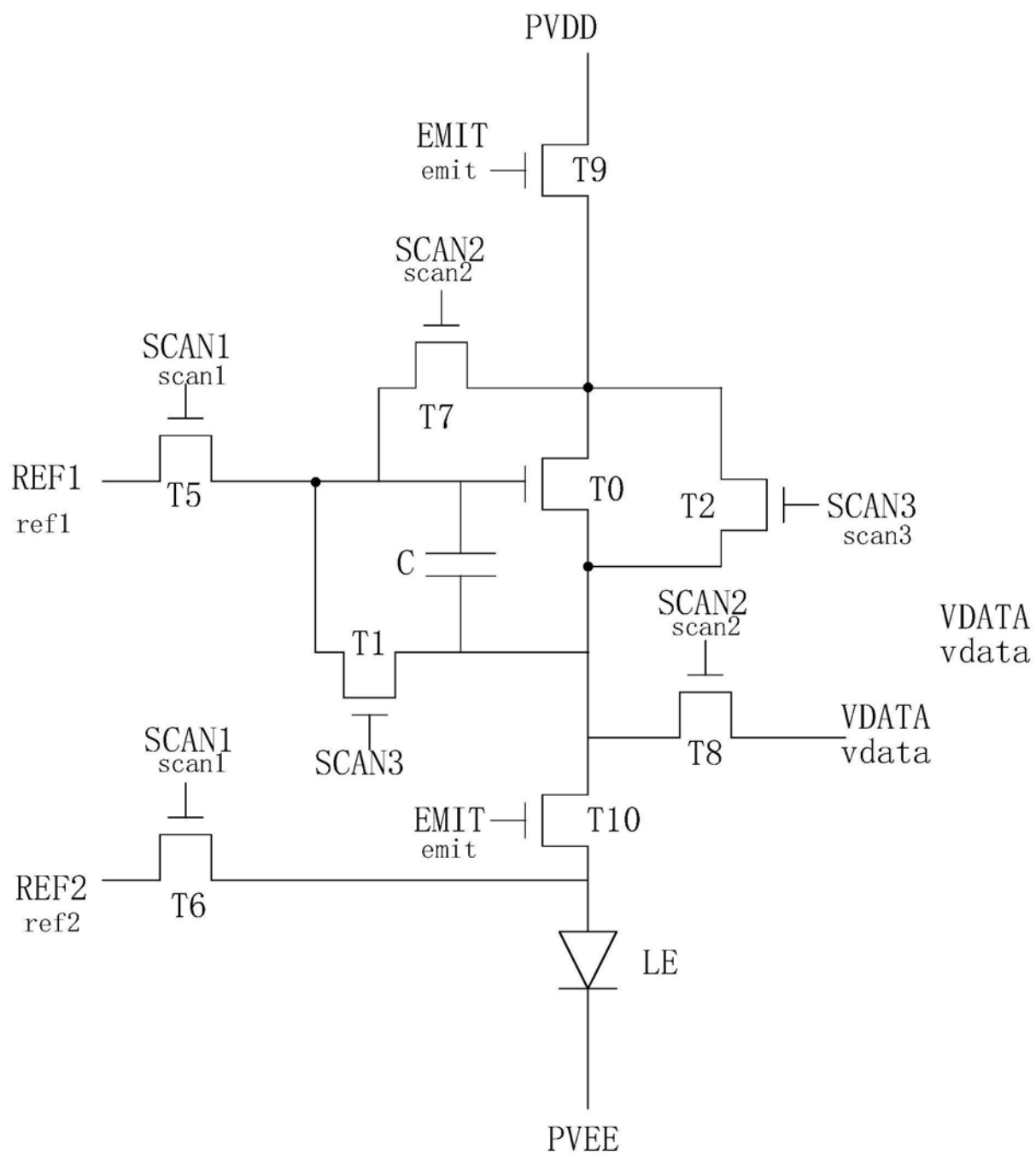


图3

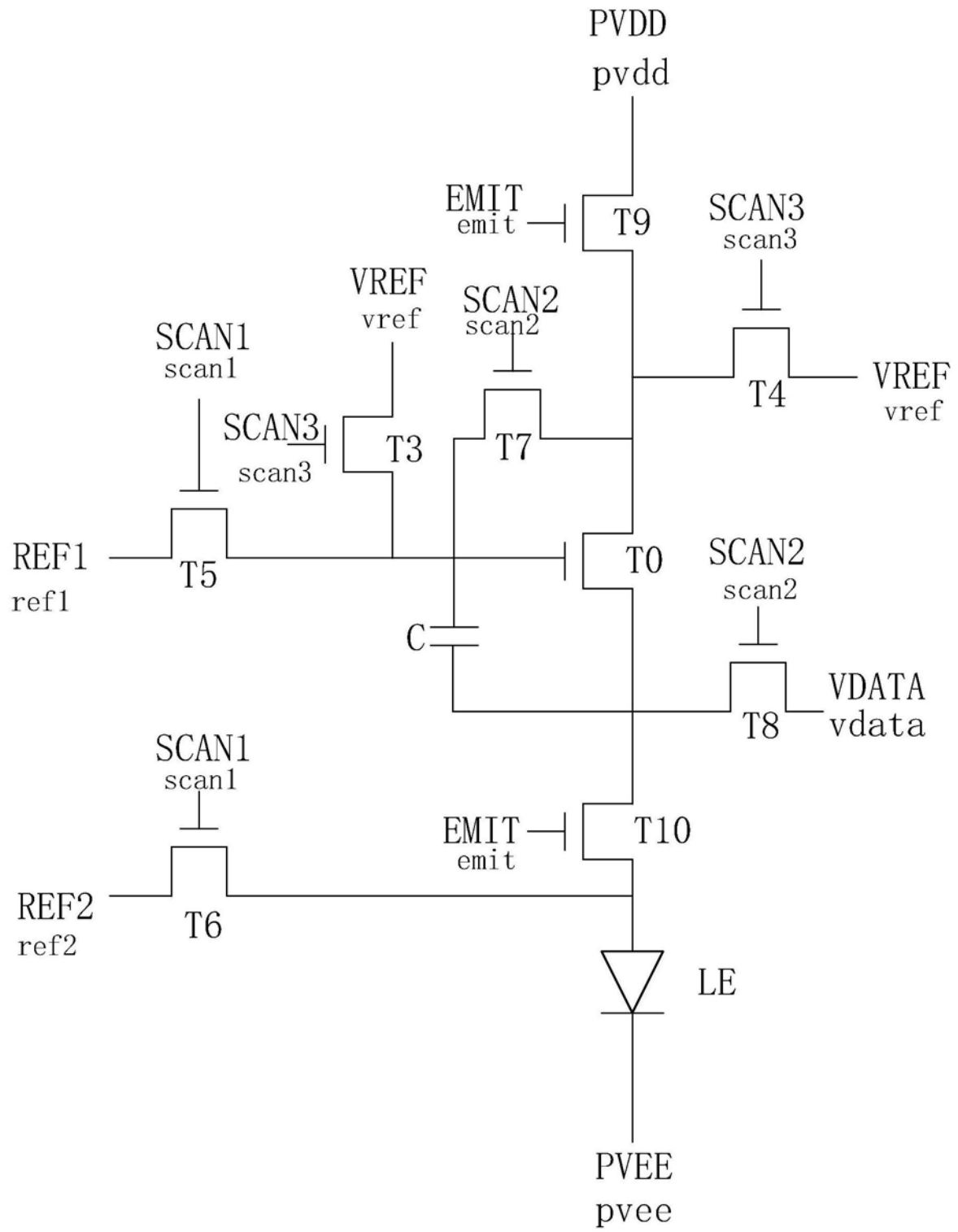


图5

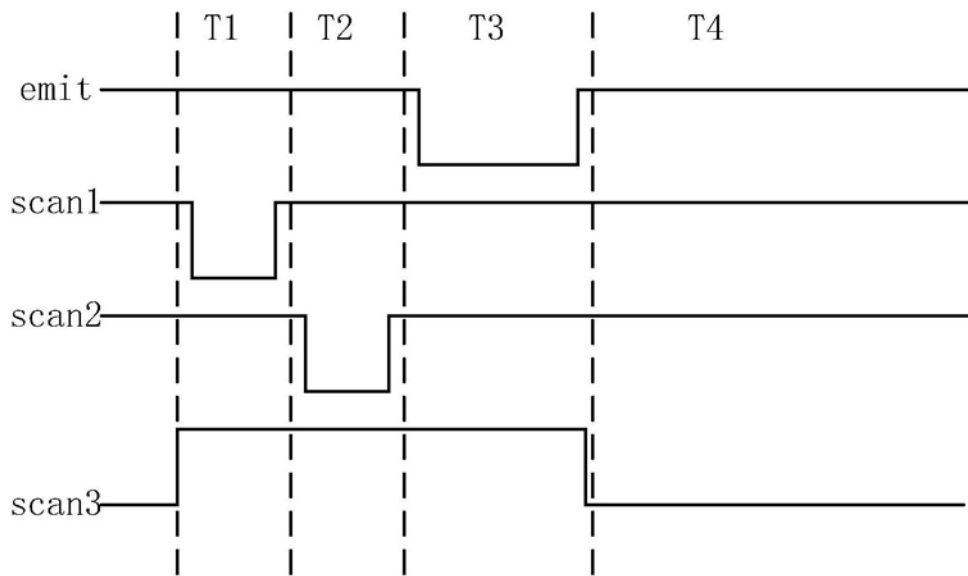


图6

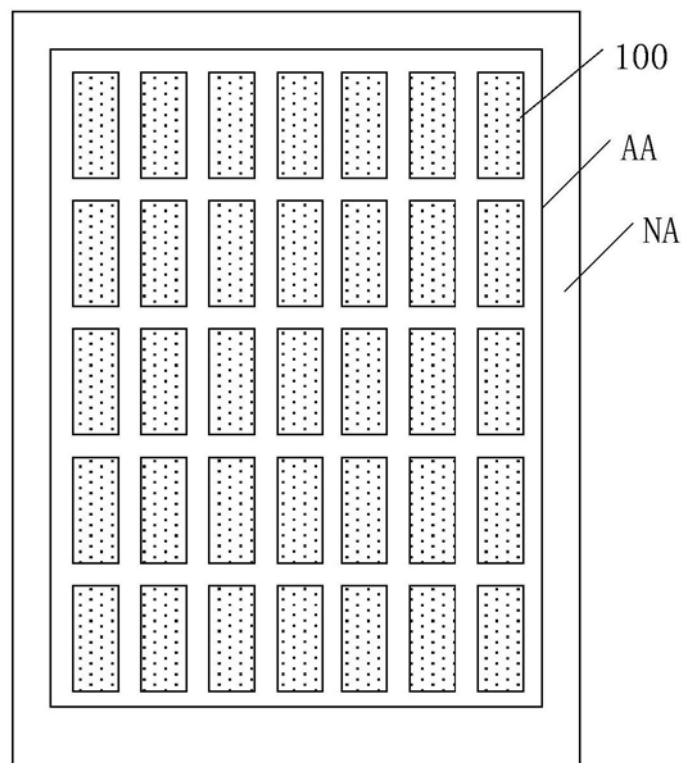


图7

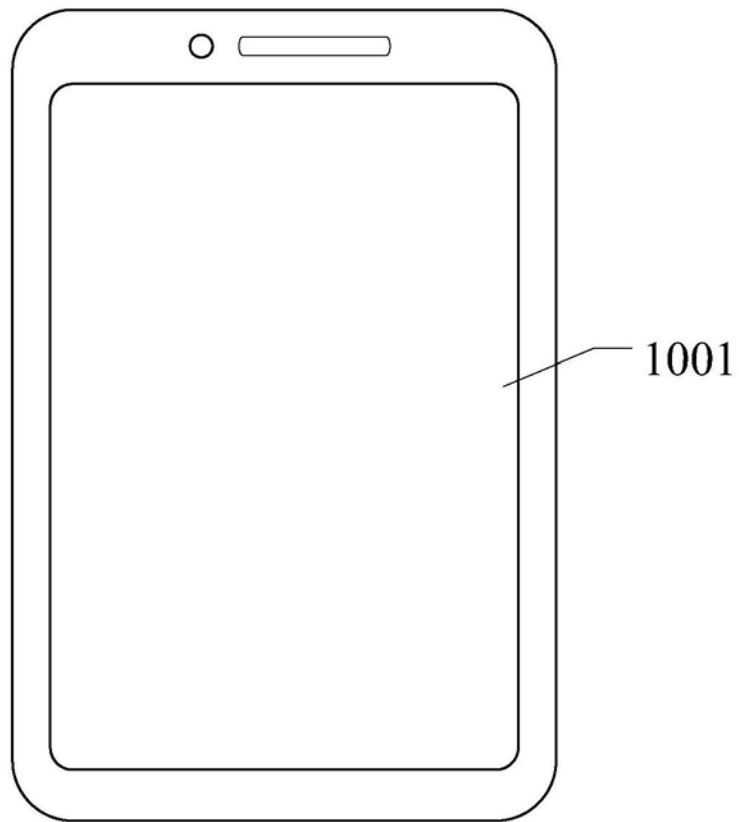
1000

图8

